

RS-485 应用笔记

接口 AE 团队著

摘要

本文系统概述 RS-485 (平衡数字多点系统) 标准, 明确其技术定义、核心特性及行业依据。通过深入剖析驱动器与接收器的关键电气参数, 结合实际工程场景, 提供涵盖组网配置与硬件设计的全流程应用指南, 旨在为工程师的产品设计、调试及现场应用提供直接技术参考。

目录

1. 引言.....	3
2. 简介.....	3
2.1 总线发展历史.....	3
2.2 主要技术特点.....	4
2.3 应用结构.....	4
2.4 应用领域.....	5
2.5 应用优势.....	5
3. 应用指南.....	6
3.1 电气标准.....	6
3.2 拓扑结构.....	6
3.3 总线电平.....	9
3.4 终端电阻和失效保护.....	10
3.5 桩线长度.....	12
3.6 推荐电路设计.....	14
3.7 典型应用问题解答.....	17
4. 修订记录.....	22
5. 参考资料.....	22
6. 声明与提示.....	22

表目录

表 2-1 RS-485 与 RS-232 对比.....	5
-------------------------------	---

表 3-1 RS-485 关键参数.....	6
表 3-2 不同上下拉电阻场景下的差分输入电压.....	12
表 3-3 Stub 长度对照表.....	14
表 3-4 自动收发工作流程.....	20

图目录

图 2-1 总线发展历史.....	3
图 3-1 半双工 485 多节点组网.....	7
图 3-2 全双工 485 多节点组网.....	7
图 3-3 两节点同时发送示意图.....	8
图 3-4 正常发送波形.....	8
图 3-5 节点 1 发送高电平，节点 2 发送正常信号.....	9
图 3-6 节点 1 发送低电平，节点 2 发送正常信号.....	9
图 3-7 驱动器输出电平测试.....	10
图 3-8 驱动器输出电平.....	10
图 3-9 接收器输入电平测试.....	10
图 3-10 接收器输入电平.....	10
图 3-11 终端电阻配置.....	11
图 3-12 失效保护配置.....	12
图 3-13 菊花链结构.....	13
图 3-14 接线盒结构.....	13
图 3-15 推荐电路设计.....	14
图 3-16 响应曲线.....	16
图 3-17 无串阻.....	17
图 3-18 源端串阻.....	18
图 3-19 末端串阻.....	18
图 3-20 Fail-Safe 电平识别.....	19
图 3-21 自动收发框图.....	19
图 3-22 通信异常排查流程.....	20
图 3-23 信号和电源测试.....	21

1. 引言

RS-485 是一种定义电气特性的串行通信标准，属于物理层标准。它本身不规定通信协议，而是为设备之间的数据传输提供一个稳定、抗干扰能力强的硬件基础。其设计初衷是为了解决之前 RS-232 通信距离短、速率低、抗干扰差以及无法实现多点通信的问题。

2. 简介

2.1 总线发展历史

RS-485 的发展并非一蹴而就，它是随着工业自动化对可靠通信的需求而逐步演进和标准化的。其历史可以看作是串行通信技术对抗噪声、延长距离、提高网络能力的奋斗史。

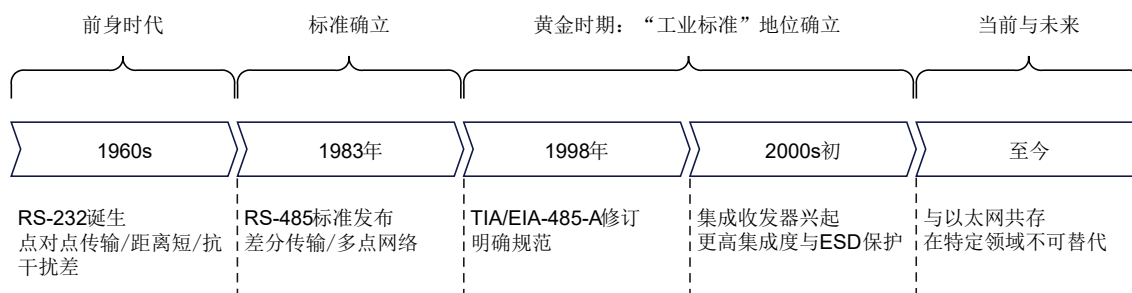


图 2-1 总线发展历史

- 背景

在 RS-485 出现之前，主导串行通信的是 RS-232，在工业环境中，地电势差和电磁干扰会导致 RS-232 通信极不稳定，误码率高，且无法连接多个设备，布线成本高。工业自动化的发展迫切需要一种能适应恶劣电气环境、支持更远距离和更多设备连接的通信标准。

- 标准诞生与确立

1983 年，美国电子工业协会联合电信工业协会正式制定了 RS-485 标准，其全称为 TIA/EIA-485。引入了差分平衡传输、多点总线结构、更宽的共模电压范围、长距离和高速率等核心设计。

- 广泛应用

在整个 90 年代和 21 世纪初，RS-485 迎来了它的黄金时期。PLC、变频器、传感器、仪表等设备大量采用 RS-485 作为标准通信接口。由于其极高的可靠性和成本效益，RS-485 几乎成为了工业现场总线物理层的同义词，被誉为“工业标准串行接口”。

- 技术修订与改进

1998 年，标准进行了修订，发布了 TIA/EIA-485-A。这次修订进一步澄清和规范了测试程序、电气参数等，使标准更加严谨和完善。

通信距离：修订为在 100kbps 通信速率时，传输距离可高达 1200m。

集成收发器芯片：出现了更多将收发器、隔离、ESD 保护等功能集成在一起的小型化、高性能芯片，降低了设计难度，提高了系统可靠性。

“单位负载”概念的扩展：通过技术改进，生产出了“1/2 单位负载”、“1/4 单位负载”甚至“1/8 单位负载”的收发器。这使得单条 RS-485 总线上可以连接的设备数量从 32 个大幅增加到 256 个。

- 现状与未来发展

与以太网共存，在特定领域不可替代。

共存时代：在需要高实时性、高可靠性、低成本和简单架构的应用场景（如传感器网络、执行器控制、仪表采集等），RS-485 依然是首选。在许多系统中，它作为底层设备网络，再通过网关与上层的以太网相连。

不可替代的优势：其硬件成本、布线成本、开发难度以及对工业噪声的天然免疫力，使其在特定领域依然具有强大生命力。

持续发展：新的 RS-485 芯片在低功耗、高速度、高集成度和强抗干扰能力方面仍在不断进步。

2.2 主要技术特点

- 差分信号传输

这是 RS-485 高抗干扰能力的核心。它使用一对双绞线（A 线和 B 线）来传输一个信号；信号电压不是以地为参考，而是通过测量 A 线和 B 线之间的电压差来判断逻辑状态，当 $V_A - V_B > +200\text{mV}$ 时，表示逻辑“1”，当 $V_A - V_B < -200\text{mV}$ 时，表示逻辑“0”；外部电磁干扰会几乎同等地作用于两根信号线，其产生的电压变化会相互抵消，从而在接收端被有效抑制，这也被称为共模噪声抑制。

- 多点通信

RS-485 支持在一条总线上连接多个设备（最多可达 32 个“单位负载”），非常适合构建主从式网络；所有设备都并联在同一对双绞线上，节省布线成本。

- 通信方式

通常是半双工通信。这代表在同一时刻，总线只能有一个设备发送数据，其他设备处于接收状态。需要方向控制来切换发送和接收模式；也存在全双工变体（RS-422，使用两对双绞线）。

- 抗干扰能力

由于差分传输和宽共模电压范围（-7V 至+12V）输入，使其非常适合在电气噪声恶劣的工业环境中使用。

2.3 应用结构

主设备：通常是 PLC、工控机或网关，负责发起通信和管理网络。

从设备：多个，如传感器、变频器、仪表、执行器等。

双绞线：用于连接所有设备。

终端电阻：在总线的最远端（两端）各接一个 120 欧姆的终端电阻，用于匹配电缆的特性阻抗，消除信号反射，保证通信质量。

偏置电阻：为了确保总线在空闲状态下处于一个确定的逻辑状态（通常是“1”），有时需要在总线上增加上拉和下拉电阻。

2.4 应用领域

工业控制：PLC 与各种现场设备（变频器、伺服驱动器、温控器）通信。

楼宇系统：门禁系统、HVAC（暖通空调）控制、照明控制。

数据采集系统：连接多个传感器和数据记录仪。

电力监控：电表数据采集。

安防系统：如摄像头云台控制。

智能设备：传感器与执行器的通信。

2.5 应用优势

RS-485 凭借其差分传输、抗干扰能力强、支持长距离和多点通信的突出优点，成为工业环境中构建稳定、可靠、低成本设备网络的基石技术。虽然更新的技术如以太网和工业以太网正在兴起，但 RS-485 因其简单、成熟和极高的性价比，在可预见的未来仍将在工业领域占据重要地位。

表 2-1 RS-485 与 RS-232 对比

特性	RS-232	RS-485
通信方式	点对点	多点
设备数量	一对一	32 个（1/8 单位负载可以扩展至 256 个）
电气特性	单端信号	差分信号
最大传输距离	约 15m	约 1200m
抗干扰能力	弱	强

3. 应用指南

3.1 电气标准

RS-485 是一种纯电气标准，只定义了物理层的电气特性，可用于实现平衡多点传输线路的驱动器和接收器的电气特性，并不涉及任何软件层面的定义。表 3-1 展示了 RS-485 的一些关键参数。

表 3-1 RS-485 关键参数

参数	符号	最小值	最大值
差分输出电压	V_{OD}	$\pm 1.5V$	$\pm 6V$
共模输出电压	V_{OC}	-1V	3V
差分输入阈值	V_{IT}	-0.2V	0.2V
接收器共模范围	V_{CM}	-7V	12V
短路电流	I_{OS}		250mA
传输距离	D		1200m (100kbps)
节点数量	Node		32 (单位负载下)

3.2 拓扑结构

RS-485 推荐采用菊花链的方式进行多节点通信，由于收发器的特性而限制多节点通信时，只能存在一个发送节点，多个发送节点同时存在会造成总线电平异常而通信失败，总线可以分为全双工和半双工两种类型，全双工可以同时进行数据发送和接收，半双工有收发控制管脚管脚分时复用总线。

特别需要注意的是全双工 485 在进行多节点通信时需要选用带收发控制管脚的全双工芯片，因为没有收发控制管脚的全双工 485 芯片的驱动器是一直使能的，即使没有数据发送，也会有默认电平导致总线产生相应的状态，多节点情况下会形成多点发送状态，半双工 485 芯片由于有收发控制管脚，需软件控制主机轮询从机状态，从而保证总线只有一个驱动器工作。图 3-1 展示了半双工 485 多节点组网示意图，图 3-2 展示了全双工 485 多节点组网示意图。

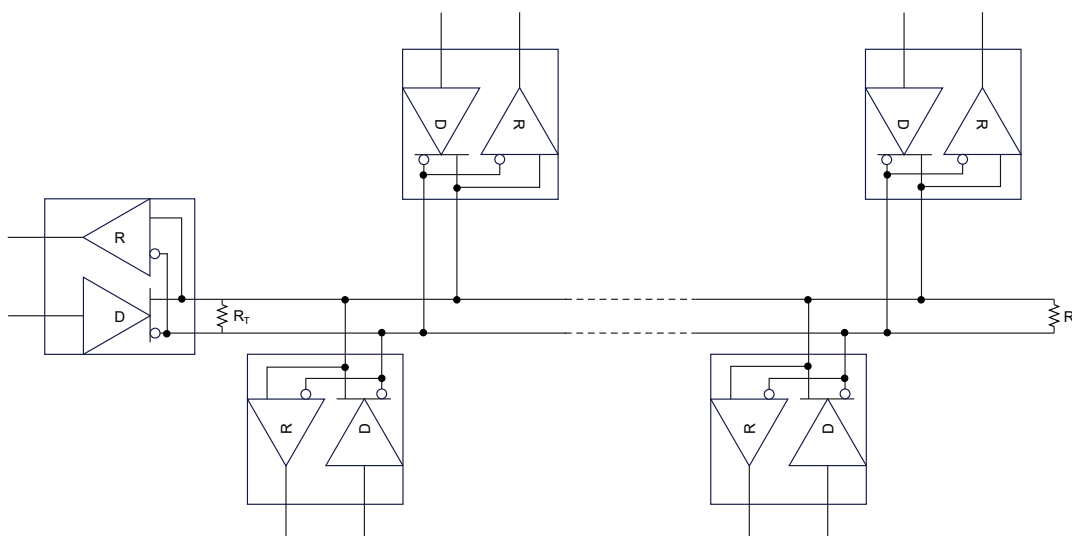


图 3-1 半双工 485 多节点组网

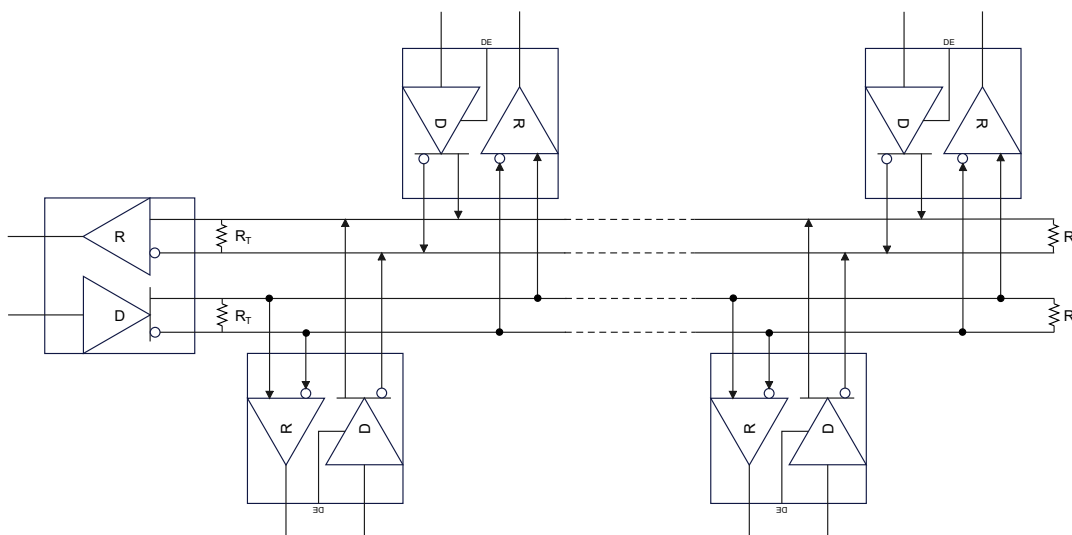


图 3-2 全双工 485 多节点组网

多节点同时发送会造成总线波形异常，以图 3-3 为例：

1. 节点 1 发送高电平，节点 2 发送低电平，对于整个总线来看则是上管和下管同时导通，总线单端电压在理想情况下为 $V_{CC}/2$
2. 节点 1 保持高电平不变，节点 2 发送高电平，总线单端电压维持高电平

综合上述分析，当节点 2 持续发送数据，总线上的差分电压会减半，影响通信。

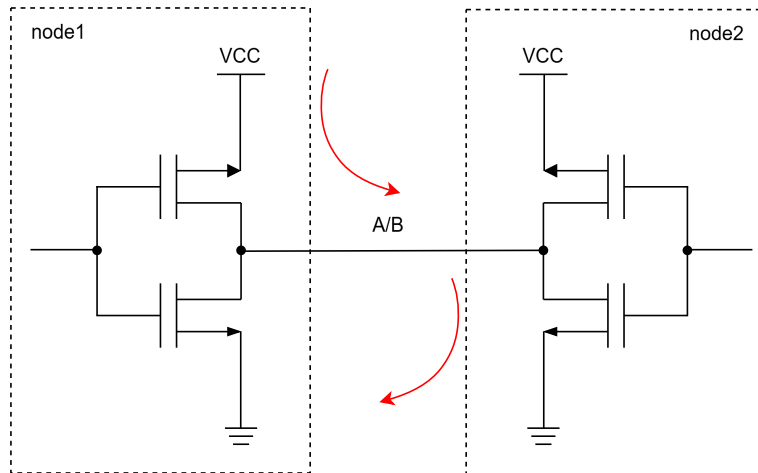


图 3-3 两节点同时发送示意图

实际组网测试，主要关注 Math 通道，为总线 A-B 的差分波形，如图 3-4 所示为单节点正常发送下的波形；如图 3-5 所示为节点 1 发送高电平，节点 2 发送正常信号，可以看到差分总线上的低电平异常；如图 3-6 所示为节点 1 发送低电平，节点 2 发送正常信号，可以看到差分总线上的高电平异常。

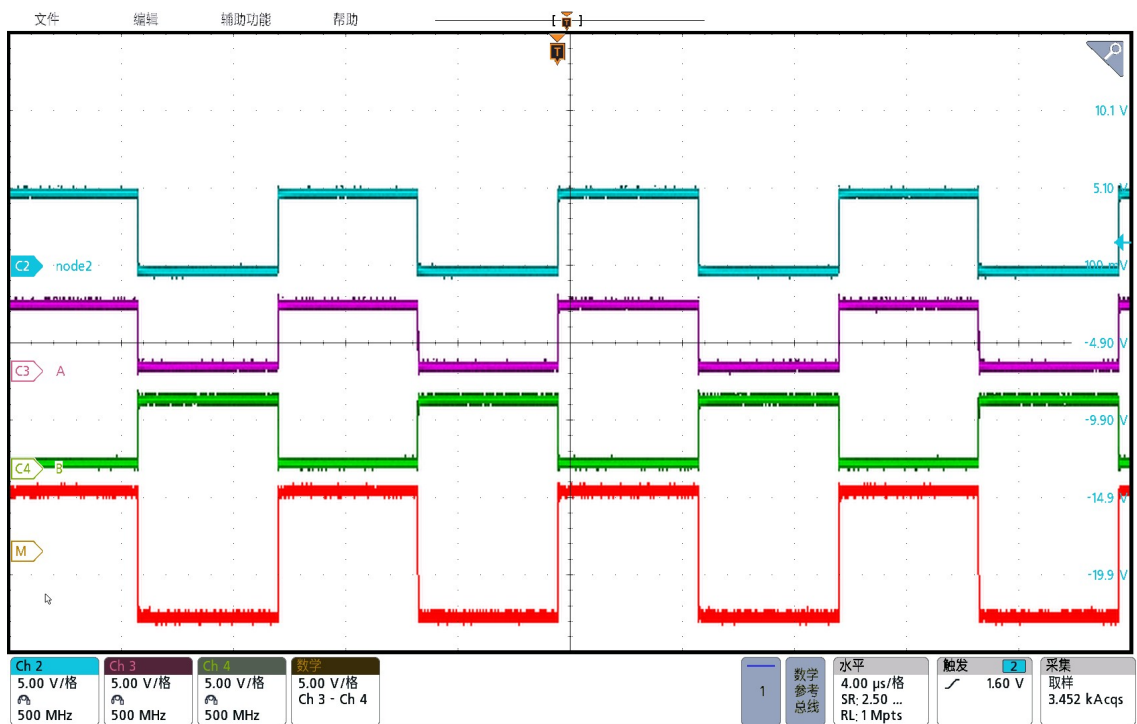


图 3-4 正常发送波形

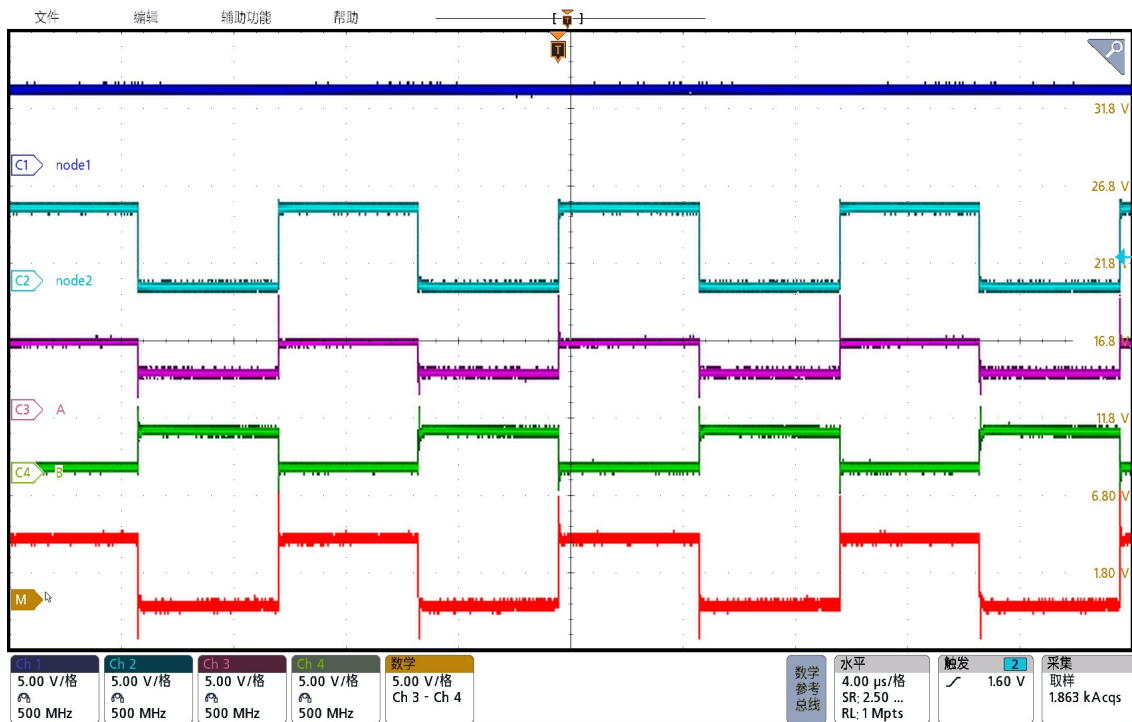


图 3-5 节点 1 发送高电平，节点 2 发送正常信号

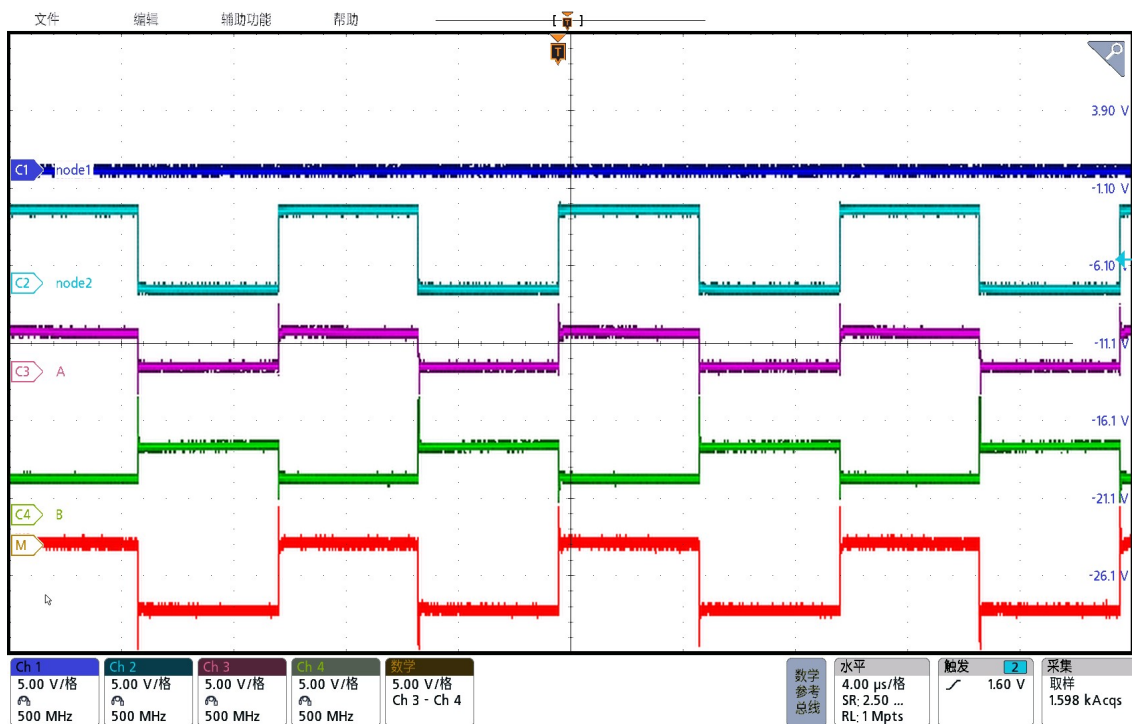


图 3-6 节点 1 发送低电平，节点 2 发送正常信号

3.3 总线电平

RS-485 标准里规定在 54ohm 负载下，驱动器输出电平需要大于等于 1.5V；在 -7V 到 12V 的共模电压范围内，接收器的阈值电平小于等于 200mV。

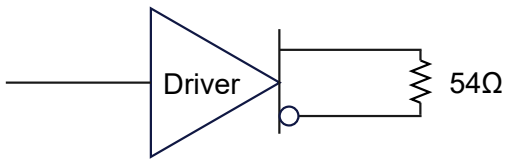


图 3-7 驱动器输出电平测试

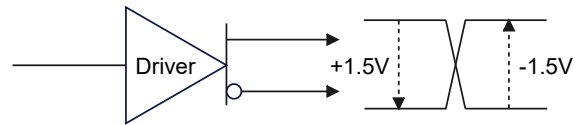


图 3-8 驱动器输出电平

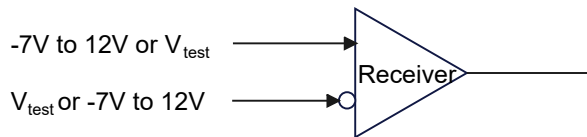


图 3-9 接收器输入电平测试

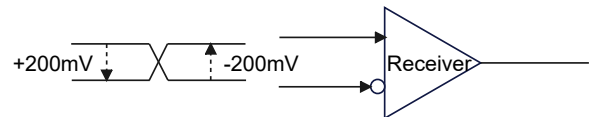


图 3-10 接收器输入电平

现在市面上有部分 485 收发器在兼顾成本、供电范围、功耗和特殊应用等多种因素下，驱动器的电平不能达到 1.5V，对于应用不会产生影响，接收器的阈值电平是 200mV，完全能够满足需求。

3.4 终端电阻和失效保护

- 终端电阻

RS-485 标准推荐使用 120Ω 电阻作为终端电阻，在首尾节点各放一个，以此来处理多节点下信号质量问题。核心原则是阻值匹配电缆的特性阻抗，标准 RS-485 网络通常使用特性阻抗为 120Ω 的屏蔽双绞线，因此终端电阻的典型值也是 120Ω，如果使用其他规格的电缆，请选择与其特性阻抗一致的电阻，这个电阻是为了吸收信号能量，防止其在阻抗突变处（如线路末端）发生反射，干扰正常通信。

1. 终端电阻的优点：降低反射，改善信号质量
2. 终端电阻的缺点：功耗增加，降低差分输出电压，在总线有上下拉电阻时降低空闲时的差分电压

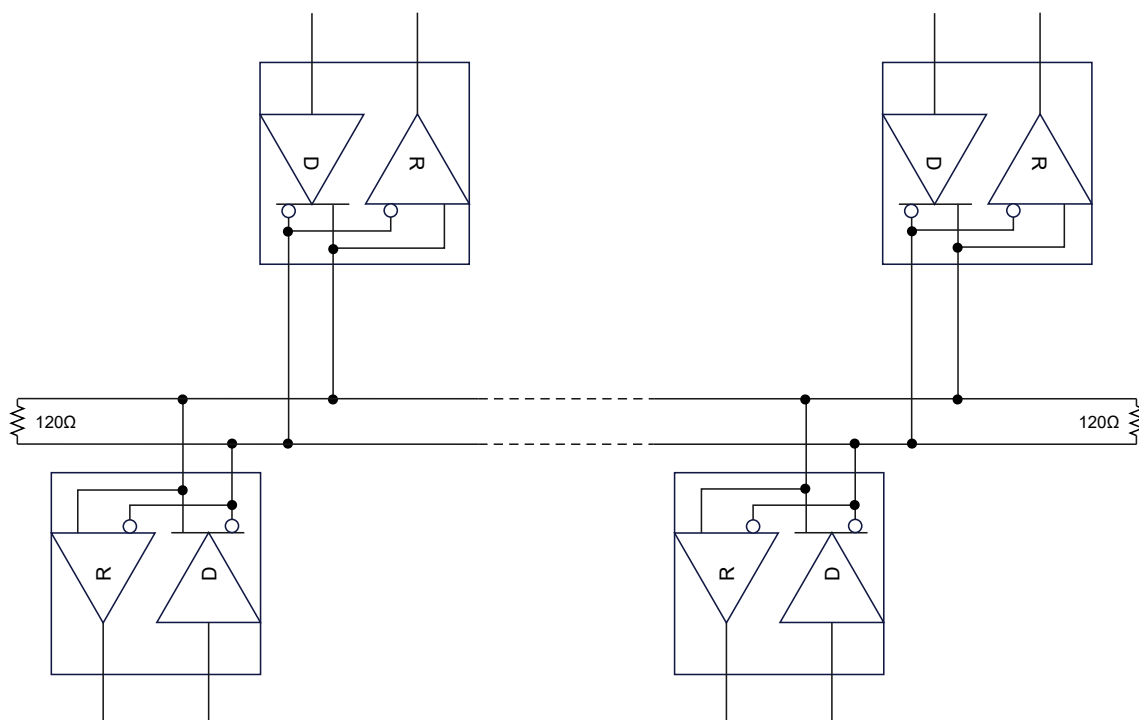


图 3-11 终端电阻配置

- 失效保护

RS-485 的失效保护 (Fail-Safe) 机制，是为了解决总线在某些异常状态下 (如开路、短路或空闲) ，接收器因输入信号不确定而输出错误逻辑，导致通信瘫痪的问题。

RS-485 总线上没有有效信号时，A、B 线间的差分电压可能接近 0V，而这正好落在标准规定的 -200mV 到 +200 mV 不确定区域内。此时，接收器可能输出高电平、低电平，甚至发生振荡，被控制器误判为不断重复的起始位，从而浪费大量带宽响应错误请求，这类总线空闲，以及由线缆断裂导致的开路、双绞线破损造成的短路，是触发失效保护机制需要应对的三种典型场景。

为了保证当总线处在空闲状态时，整个网络处在一个确定的状态，并实现 Fail-Safe 功能，通常需要在总线上增加上下拉电阻 R_{PU} 、 R_{PD} ，如图 3-12 所示，图中 R_{IN} 表示 485 芯片的差分输入阻抗。通常总线的上下拉电阻 R_{PU} 、 R_{PD} 的阻值大小取决于整个网络中终端个数的多少 (N)、每个终端输入电阻 (R_{IN}) 的大小、终端电阻 (R_T) 的大小。

根据图 3-12 所示的结构，可以计算出总线空闲时的差分输入电压 V_{ID} ：

$$V_{ID} = \frac{V_{CC}}{R_{PU} + R_{PD} + \frac{R_{IN} // R_T}{N}} \times \left(\frac{R_{IN} // R_T}{N} // \frac{R_T}{2} \right)$$

表 3-2 给出了单位负载 (对应 R_{IN} 为 12kΩ) 带满节点 32 个，所对应不同上下拉电阻场景下的差分输入电压，其中 $R_{PU} = R_{PD} = R_P$ 。

表 3-2 不同上下拉电阻场景下的差分输入电压

V_{CC} (V)	Node	R_T (Ω)	R_{IN} (k Ω)	R_P (Ω)	V_{ID} (V)
5	32	120	12	560	0.221
5	32	120	12	1000	0.126
5	32	120	12	4700	0.027
5	32	120	12	10000	0.013

从差分输入电压计算公式可以反推上下拉电阻的计算公式，其中 $R_{PU} = R_{PD} = R_P$ ，并取 $RE = (R_{IN}/N)/(R_T/2)$ ：

$$R_P = \left(\frac{V_{CC}}{V_{ID}} \times RE - RE \right) \div 2$$

实际应用中， V_{ID} 需要增加一定的噪声容限，通常取 250mV， V_{CC} 考虑电压衰减，取 4.75V，N 取 32， R_T 取 120 Ω ，此时 R_P 最大值计算得出为 465.3 Ω 。

不同芯片 R_{IN} 不同，对 V_{ID} 的噪声容限要求也不一样，可以小于 200mV。在现实应用中，可以根据这些具体的情况，以及网络中挂载的节点数量，终端电阻的大小来决定上下拉电阻的值。

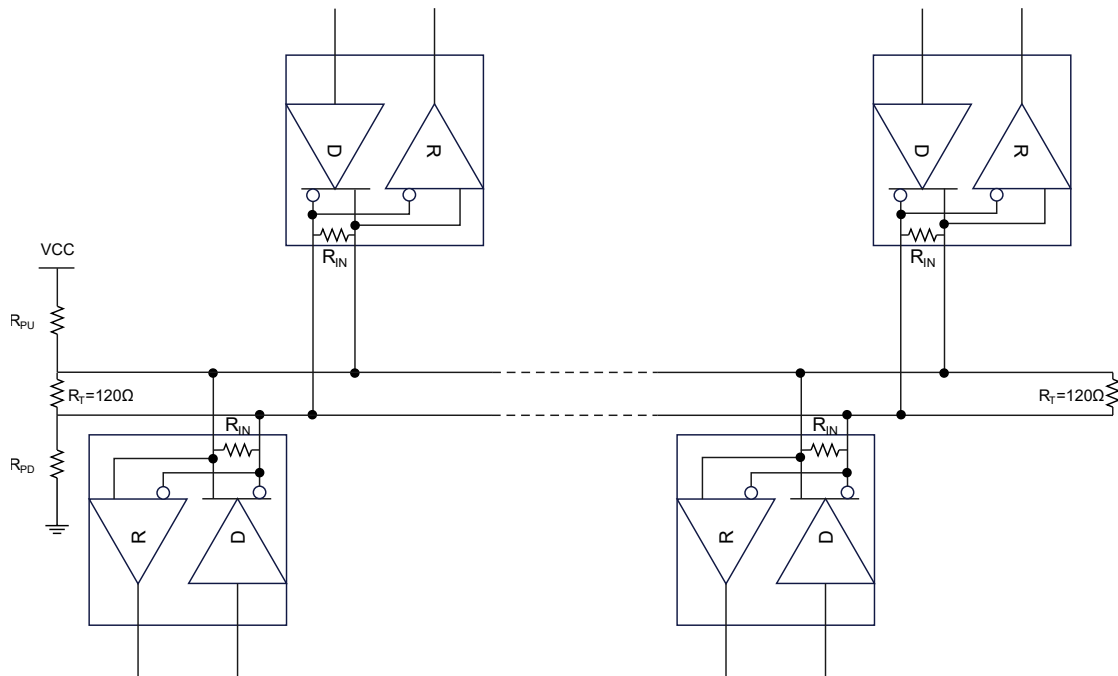


图 3-12 失效保护配置

3.5 桩线长度

RS-485 常用的接线方式有两种，一种是板级菊花链通信如图 3-13，另一种是接线盒式通信如图 3-14，菊花链通常适用于在板较高通信速率时使用，接线盒则是广泛应用于工业现场。

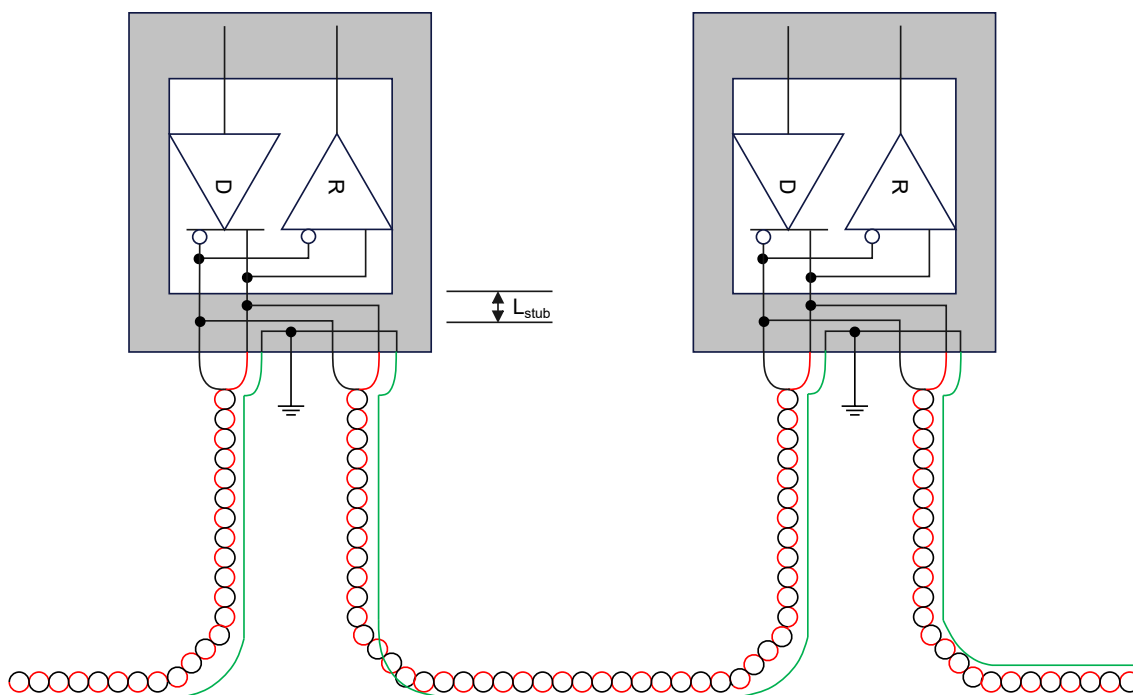


图 3-13 菊花链结构

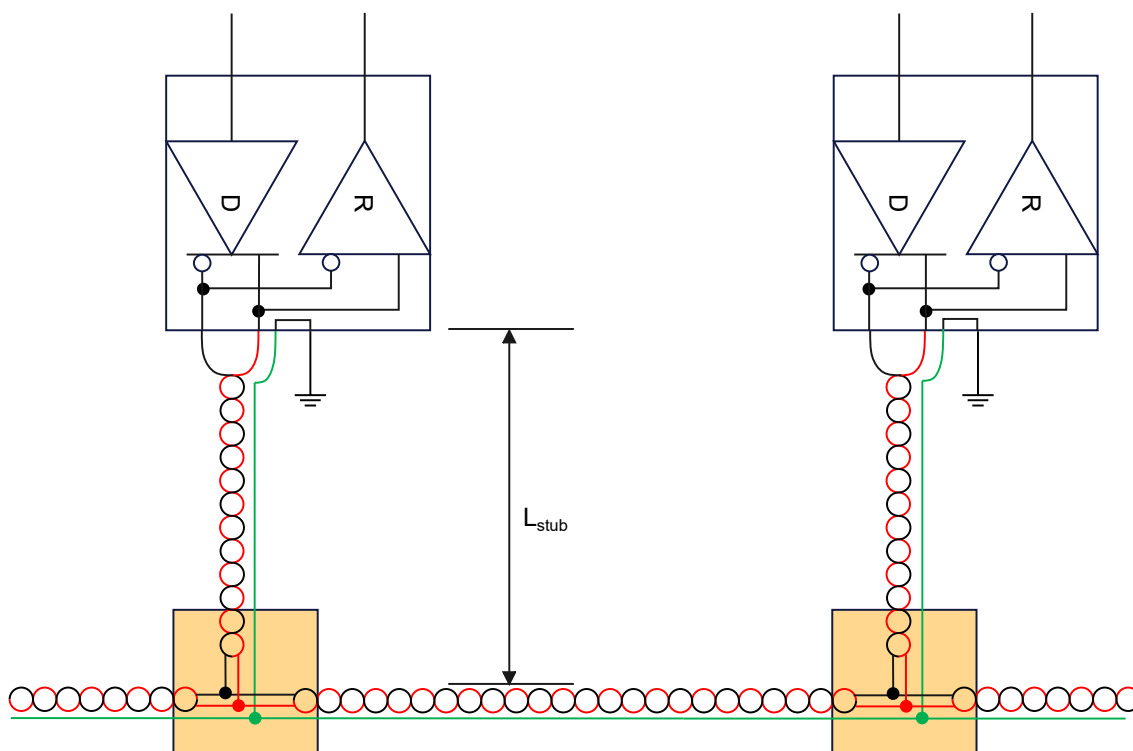


图 3-14 接线盒结构

随着分布式控制系统向高集成度与高时效性方向发展，RS-485 总线作为物理层基石，其信号完整性问题愈发受到关注。在影响总线通信质量的多重因素中，节点分支桩线 (Stub) 的瞬态响应特性是引发确定性时延抖动和位错误差的主要诱因之一。其核心准则是：Stub 产生的往返时延应小于信号上升时间的 1/10。

计算公式： $L_{\text{stub}} = 0.1 \times t_r \times v_f \times c$

1. L_{stub} = 最大 Stub 长度 (m)
2. t_r = 驱动器上升时间 (s)
3. v_f = 速度因子 (介质中的传输速度与真空中光速的比值)
4. c = 光速 (3×10^8 m/s)

表 3-3 为两款 RS-485 芯片对比，涵盖不同驱动器上升时间， v_f 在 RS-485 双绞线通信中通常取值 78%，其它类型的驱动器上升沿可以参照公式以及对照表计算。

表 3-3 Stub 长度对照表

器件	支持速率 (kbps)	驱动器上升时间 (ns)	最大 Stub 长度 (m)
TPT75176H	10000	8	0.18
TPT487A	500	300	7

3.6 推荐电路设计

本参考设计旨在提供一个通用、稳健且可灵活配置的 RS-485 通信平台，帮助工程师加速产品开发并简化系统集成，通过遵循本指南中讨论的设计方法，设计人员可以在最短的时间内，构建一个符合 RS-485 标准、高可靠性且电磁兼容性优良的数据传输系统。

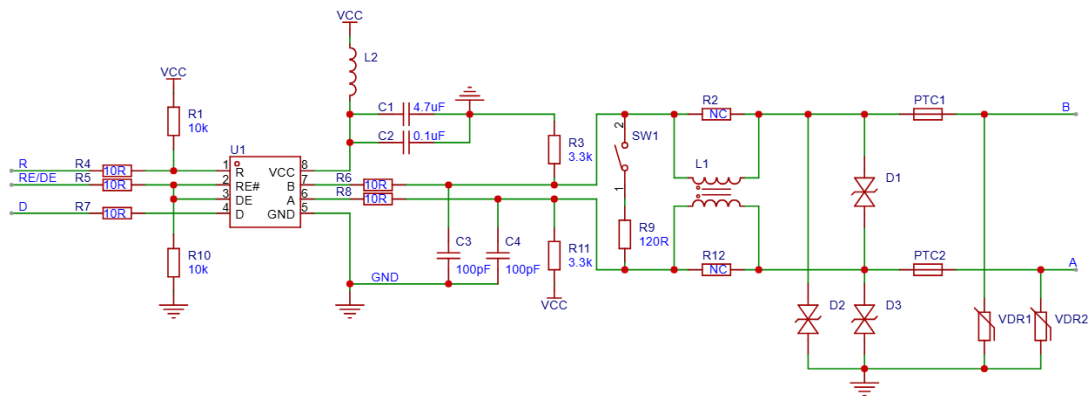


图 3-15 推荐电路设计

• VDR 选型说明

485 总线在整机出厂要求做浪涌测试或使用过程存在受到雷电可能性、脉冲群等干扰的可能性，建议加上压敏电阻做一级防护，选型参考如下：

1. 压敏电压 $V = A \times V_{dc} \div BC$ ， A 为电压波形系数， V_{dc} 为电路直流工作电压， B 为压敏电压误差，一般按 0.85 选取， C 为老化系数，一般为 0.9
2. 通流量 (最大冲击电流) I_{pp} ，通常用 $8/20\mu s$ 波形下的峰值电流表示，要大于实际测试的浪涌电流

3. 最大钳位电压 V_C ，这个电压必须低于电路后面元件能承受的最高电压，否则即使压敏电阻动作，后端电路也可能被损坏

- PTC 选型说明

当总线需要有短路到高压场景时，当 485 总线瞬态高压，压敏电阻处于第一道防线，但压敏电阻因响应问题，会有一段时间残压进入 PTC 再被 TVS 吸收。若无 PTC 限流，TVS 存在因功率不够被残压冲击而坏可能，PTC 选型参考如下：

1. $U_{max} >$ 线路最大工作电压
2. $I_{hold} >$ 线路最大工作电流
3. $I_{trip} >$ 线路最大可承受电流

- D1 选型说明

该保护管对总线之间进行 ESD 和浪涌防护，选型时需保证 ESD 防护能力满足 IEC61000 要求；反向电压 V_{RWM} 要大于总线 A/B 正常差分工作电压，钳位电压 V_C 要小于总线 A/B 之间的最大耐压值，功率需根据实际测试标准瞬态脉冲时间、电压或者电流而选择，常用型号包括 SMBJ6.5CA。注意 PCB 布局尽量靠近接口处放置。

- D2/D3 选型说明

该保护管对总线对 GND 进行共模 ESD 和浪涌防护，选型时需保证 ESD 防护能力满足 IEC61000 要求；反向电压 V_{RWM} 要大于总线 A/B 对 GND 正常电压，钳位电压 V_C 要小于总线 A/B 对 GND 的最大耐压值，功率需根据实际测试标准瞬态脉冲时间、电压或者电流而选择，常用型号包括 SMBJ6.5CA、SM712，通常没有浪涌场景选用 SM712 即可，注意 PCB 布局尽量靠近接口处放置。

- R9 选型说明

对于终端网络节点，推荐 R9 选择 120Ω 。考虑到实际应用最恶劣的场景下 $VCC = 5.5V$ ，此时在总线电平下电阻功率 $P = (5.5 \div 120)^2 \times 120 = 0.25W$ ，综合考虑有负载下的总线电平会降低与 PCB 布局面积，建议选用 1210 或以上封装。

- SW1 选型说明

用于终端与非终端网络节点的终端电阻切换开关，一般通过拨码开关来实现，或者使用排针搭配跳线帽来切换终端和非终端网络节点。

- L1 选型说明

该共模电感降低接口对外电磁干扰以及增强脉冲群抗扰能力，提升 EMC 指标，一般选用阻抗 300Ω - $2.5k\Omega@100MHz$ ，常用型号包括 SCA32-252Y、AMCW3225P-2-242 等。

- R3/R11 选型说明

当 485 总线处于开路或者空闲状态时，485 总线的差分电压基本为 0V，加上管脚悬空时容易受到电磁干扰，此时总线就易处于一个不确定的状态。因此为了防止 485 总线出现上述情况，通常在 485 总线上增加上下拉电阻。其阻值越大，功耗越低，但抗扰能力越弱，因此需要在两者做平衡，一般在 1kΩ~100kΩ 之间。

- R6/R8 选型说明

因为 TVS/ESD 管也存在响应电压，且到 V_C 电压有过程时间，如图 3-16 为某款 TVS 电流为 32A 响应曲线。通过在芯片管脚和总线之间添加电阻在浪涌事件期间可减少流向 IC 内部钳位结构的电流，从而保护 IC，同时也可以改善信号质量，一般选用 0805 封装，阻值根据速率和信号质量调整通常在 10Ω 以上。

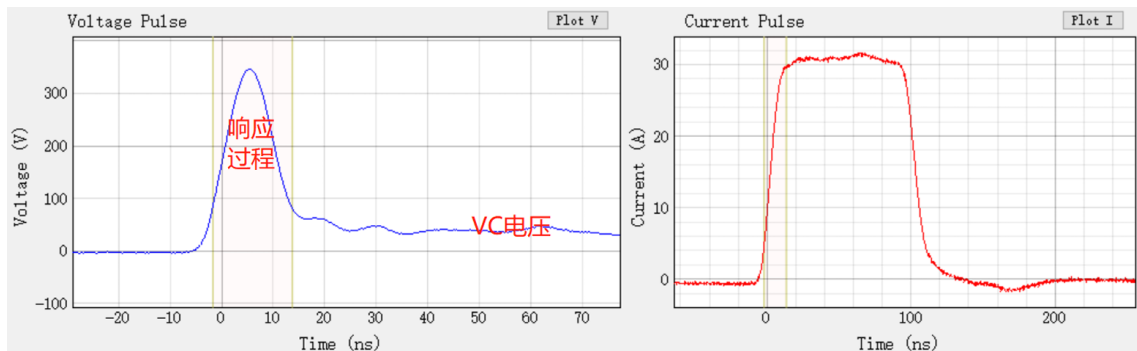


图 3-16 响应曲线

- C3/C4 选型说明

该电容可滤除在某些特定应用下可经过共模电感放大的异常信号，用于优化信号质量。可作为设计备份在电路中保留，推荐 100pF-10nF 之间（具体值可根据速率和波形实测值调整），电容值太大会造成总线波形过缓影响数据采样。

- L2 选型说明

在 V_{CC} 路径上加磁珠可以抑制通过电源耦合的干扰，同时隔离开同一个电源域下的其它器件，增强抗干扰能力，磁珠和电容有产生谐振的风险，所以需要谨慎选择，或者预留两个电容位调整谐振点：

1. 阻抗，衡量滤波能力，在目标噪声下越大越好
2. 额定电流，需要大于最大工作电流，大电流磁珠汇报和，需要降额使用
3. 直流阻抗，DCR 越小，电源损耗和压降越小

- R1/R10 选型说明

R1 用于在芯片处于发送模式下，因接收器处于禁用，保证 RX 输出高电平（串口通信起始位是 RX 从高到低），阻值一般选取 10kΩ。

R10 用于在 MCU 初始化或者上电过程中，保证 DE 和 \overline{RE} 处于低电平，使得芯片处于接收状态，防止芯片占用总线，阻值一般选取 10kΩ。

3.7 典型应用问题解答

- 是否可以不需要终端电阻？

解答：在短距离、一对一通信时不需要，主要关注信号质量，终端电阻的目的就是为了改善信号质量，如果多节点布线良好，信号质量满足需求，可以不使用终端电阻。

- 为什么建议在 \overline{RE} & DE 引脚上添加一个下拉电阻？

解答：485 芯片内部是默认全部 Disable 的，即内部 \overline{RE} 引脚默认上拉，DE 引脚默认下拉，通常使用是将两个引脚连接到一起通过一个信号控制，对于内部来说就是上下拉分压，产生的电平会让芯片处于发送状态，从系统设计上来看这个是不符合预期的，上电处于发送状态会产生错误通信信号，所有添加一个下拉电阻（通常为 10k Ω ，内部电阻为 M Ω 级别）让芯片上电后默认处于接收状态。

- 如果同时有多个发射器驱动总线，怎么处理？

解答：从 485 的特性和标准来讲，多个发送器驱动总线是不被允许的，会造成通信错误，主机通过轮询的方式与从机通信。

- 总线加串阻的目的是什么？

解答：第一点，有浪涌发生时限制由于 TVS 响应时间而产生的浪涌电流，保护芯片；第二点，改善信号质量，在发送源端添加串阻进行匹配能够显著改善信号质量。

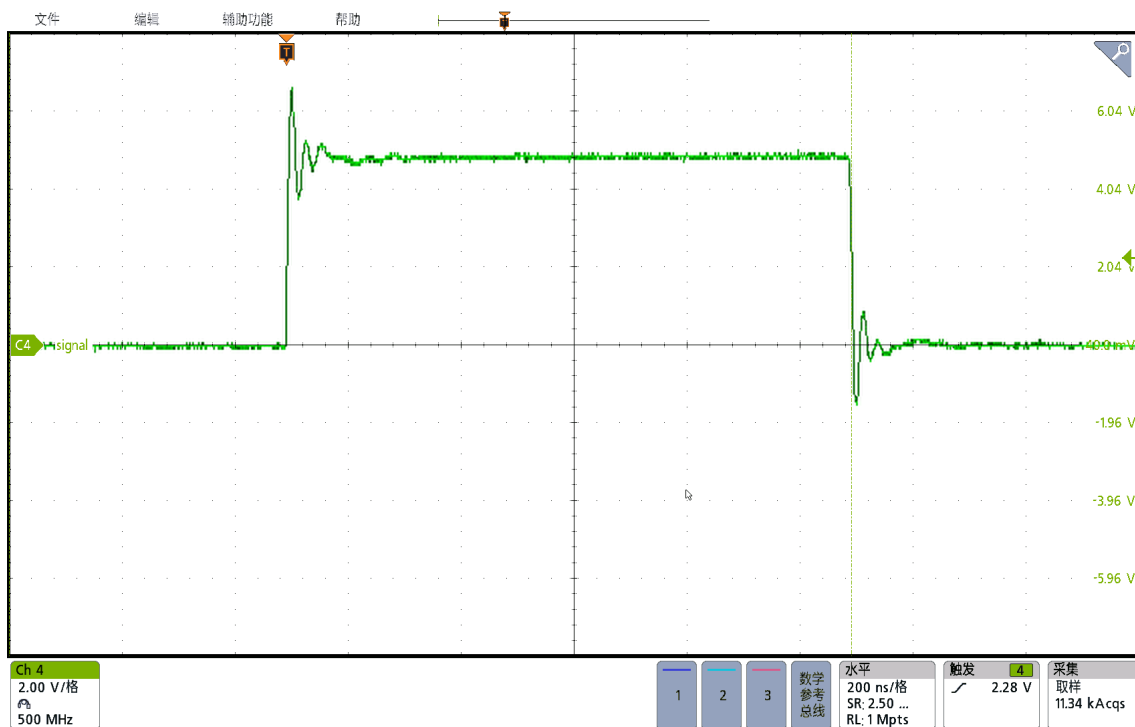


图 3-17 无串阻

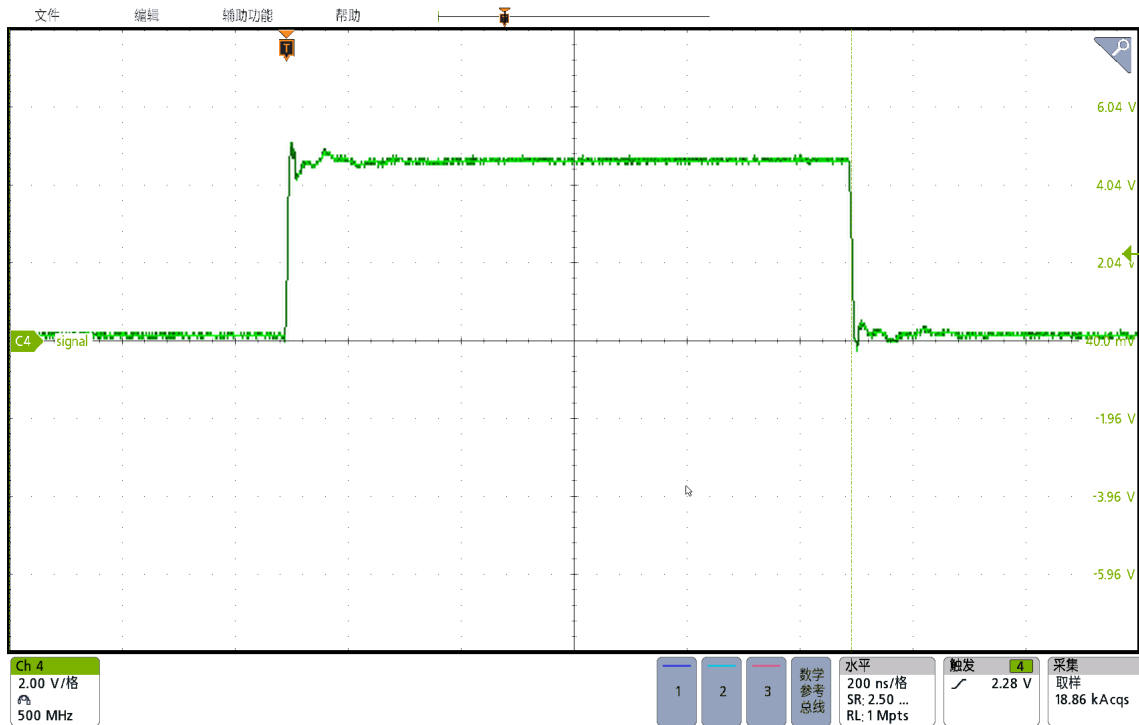


图 3-18 源端串阻

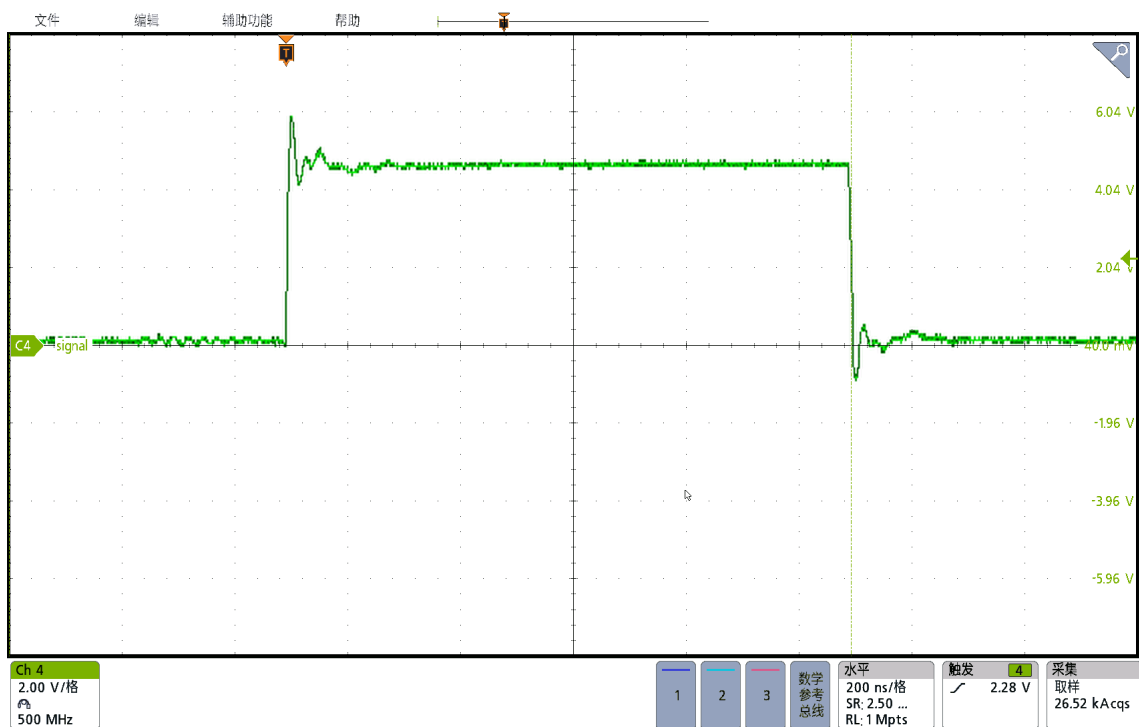


图 3-19 末端串阻

- 为什么大多数接收器的正向阈值 V_{IT+} 为负？

解答：为了更好的实现 Fail-Safe 功能，在特定的应用场景不使用上下拉电阻也可以实现在总线空闲时，接收器输出为高电平。

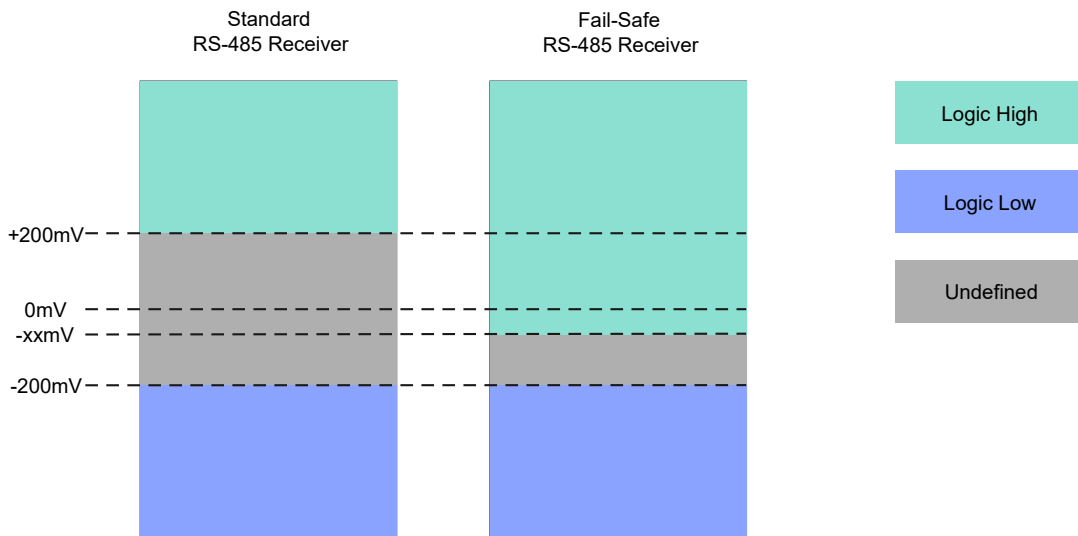


图 3-20 Fail-Safe 电平识别

- 是否推荐使用外部电路实现自动收发功能？

解答：如图 3-21 所示为典型的自动收发框图，如表 3-4 所示为整个工作过程，由于在发送高电平的时候是靠外部的上下拉电阻实现电平的切换，有终端电阻分压，会影响总线的信号质量以及电平幅度，同时信号速率会因为上下拉电阻控制的信号边沿受到限制，所以在少节点可以去掉终端电阻、低速率的应用场景可以使用外部电路实现自动收发功能，其它场景建议使用专用的带自动收发功能的 485 芯片。

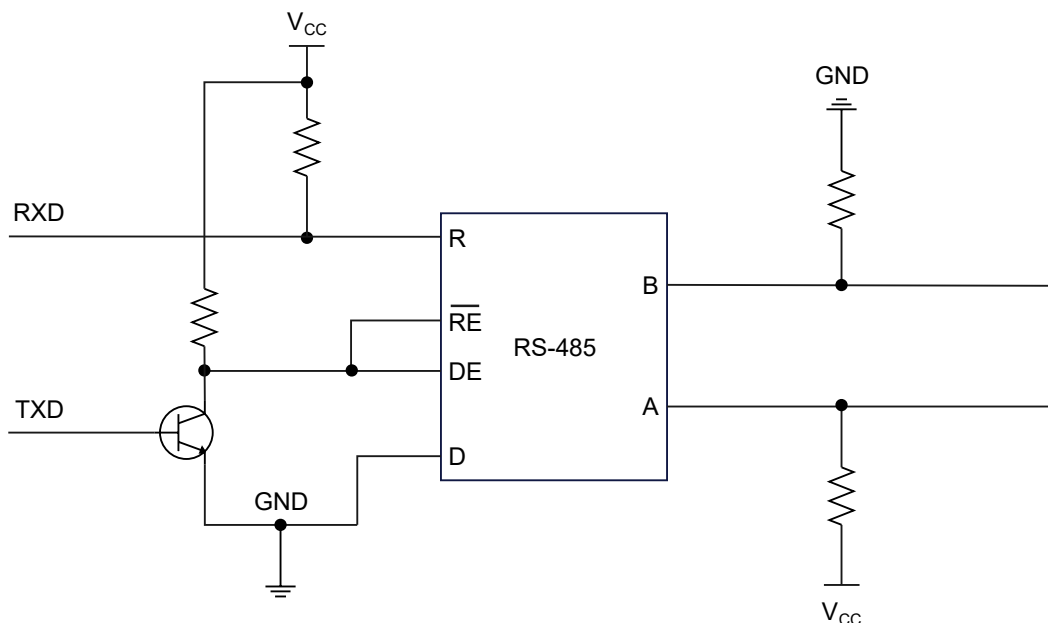


图 3-21 自动收发框图

表 3-4 自动收发工作流程

器件状态	工作过程	
发送	TX 发送低电平	当 TXD 发送数据 0 时，三极管不导通，DE & \overline{RE} 处于高电平状态，发送使能，485 芯片会把 D 管脚上的电平到 AB 引脚上输出，因为 D 已经接地，所以总线 A&B 会传输数据 0
	TX 发送高电平	当 TXD 发送数据 1 时，三极管导通，DE & \overline{RE} 处于低电平状态，发送不使能，总线会通过 A 和 B 上的上下拉电阻产生电平，所以总线 A&B 会传输数据 1
接收	接收高或低电平	当 TXD 为空闲状态时，处于高电平则 DE & \overline{RE} 处于低电平状态，接收使能，可以正常接收对端发送过来的数据

- 通信异常怎样排查问题？

解答：如图 3-22 所示为通信异常的排查流程，如图 3-23 所示为信号和电源相关测试。

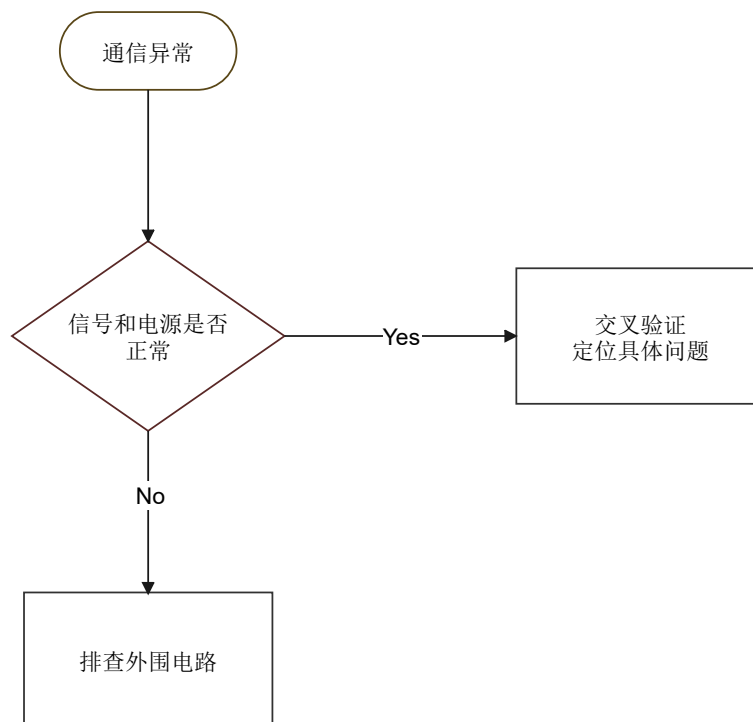


图 3-22 通信异常排查流程

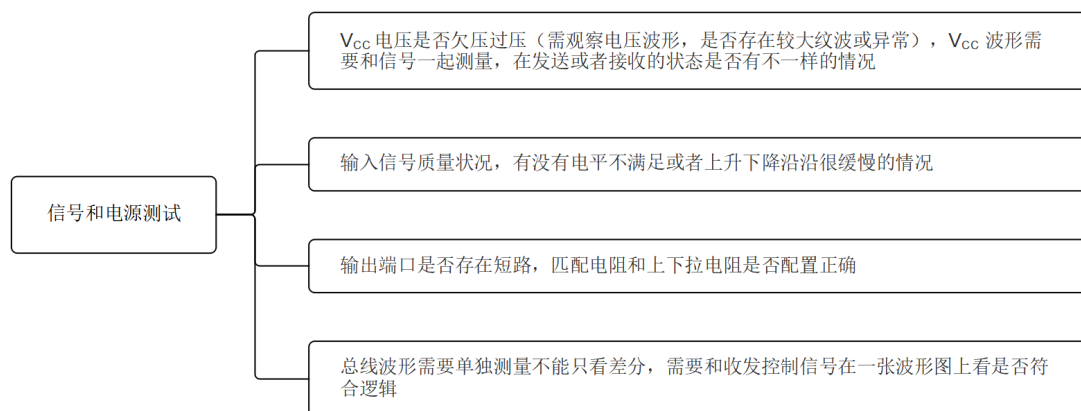


图 3-23 信号和电源测试

4. 修订记录

日期	版本	注释
2026.06.18	Rev.A.0	初版发布

5. 参考资料

1. ANSI/TIA/EIA-485-A-1998 Electrical Characteristics of Generators and Receives for Use in Balanced Digital Multipoint Systems

6. 声明与提示

著作权© 思瑞浦 2012-2026，版权所有。

商标。 本文档/材料所包含的任何思瑞浦和 3PEAK 的商号、商标、图形标志和域名，均为思瑞浦所有。未经思瑞浦事先书面许可，不得以任何形式将其复制、修改、出版、传输或发布。

性能信息。 本文档/材料中所包含的产品性能测试指标和额定值测量为特定环境下的设计仿真值或实际测试值。任何测试环境或仿真环境的不同，包括但不限于测试方法、测试流程、测试温度等的不同，都可能影响产品的实际性能。

免责声明。 思瑞浦“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。除非另有书面说明，否则，思瑞浦提供的产品并非设计用于任何危及生命的场景，包括关键医疗应用、汽车安全关键系统、航空、航天或任何故障可能导致人身伤害、生命丧失或重大财产损失的情形。思瑞浦不对任何此类未经授权的使用承担任何责任。