

TPD160421 参考设计指南

接口 AE 团队著

目录

1.TPD160421 概述.....	2
1.1 TPD160421 功能特性.....	2
1.2 TPD160421 系统框图.....	3
2.TPD160421 典型应用.....	3
2.1 USB 数据传输与 Type-c 正反插识别应用.....	6
2.2 MIPI 多摄系统及高速数据通路.....	7
2.3 DP 显示接口扩展.....	8
2.4 PCIe 卡槽多路复用.....	8
3.TPD160421 原理图设计.....	10
3.1 BOM 清单.....	10
4.TPD160421 PCB 参考设计.....	11
4.1 PCB 设计注意事项.....	12
5.Q&A.....	12
6.修订记录.....	12
7.声明与提示.....	13

图目录

图 1-1 TPD160421 系统框图.....	3
图 2-1 方案一:交流耦合电容布置在发送端链路的连接器侧.....	4
图 2-2 方案二:交流耦合电容靠近主机发送端(HOST TX)放置.....	4
图 2-3 方案三:两端均配置交流耦合电容并提供合适的偏置电路.....	5
图 2-4 USB 应用示意图.....	6
图 2-5 MIPI 多摄系统应用示意图.....	7
图 2-6 DP 接口扩展应用示意图.....	8
图 2-7 PCIe 卡槽复用应用示意图.....	9
图 3-1 TPD160421 参考原理图.....	10
图 4-1 TPD160421 layout 参考设计.....	11

1. TPD160421 概述

TPD160421 是一款四通道差分 2:1 多路选择器/解复用开关,适用于 PCIe 3.0、DP 1.2、USB3.1 及其他高速串行接口信号。

该器件可广泛应用于笔记本电脑、平板电脑、台式 PC、服务器等计算机终端设备,同时适用于交换机、路由器、光传送网传输设备、医疗电子设备、无线通信基建以及各类测试测量仪器领域。

1.1 TPD160421 功能特性

- 四路双向差分通道,2:1 多路选择器/解复用器
- 最高支持 12 Gbps 高速信号切换
- 高带宽: -3dB 带宽 8Ghz
- 低插入损耗: 4Ghz 下典型值 -1.2dB
- 低回波损耗: 4Ghz 下典型值 -12dB
- 低关断隔离度: 4Ghz 下典型值 -15dB
- 通道内/通道间低时序偏移: 最大值分别为 7ps/30ps
- 支持 1.8V、3.3V IO 控制信号(SEL), 支持 SEL 与高速数据通道上电防倒灌功能
- 单电源供电: 3.3V
- 工业级温度范围: -40°C ~ +85°C
- 封装(无铅环保): 3.5mm ×9mm 42 引脚 QFN

1.2 TPD160421 系统框图

TPD160421 芯片内部集成四路独立的双向差分通道,支持差分信号的双向传输;芯片采用 3.3V 单电源供电,通过 SEL(通道选择)控制信号,可实现芯片工作状态的使能/关断以及两路差分通道的切换控制,以满足高速串行接口信号的路由需求。

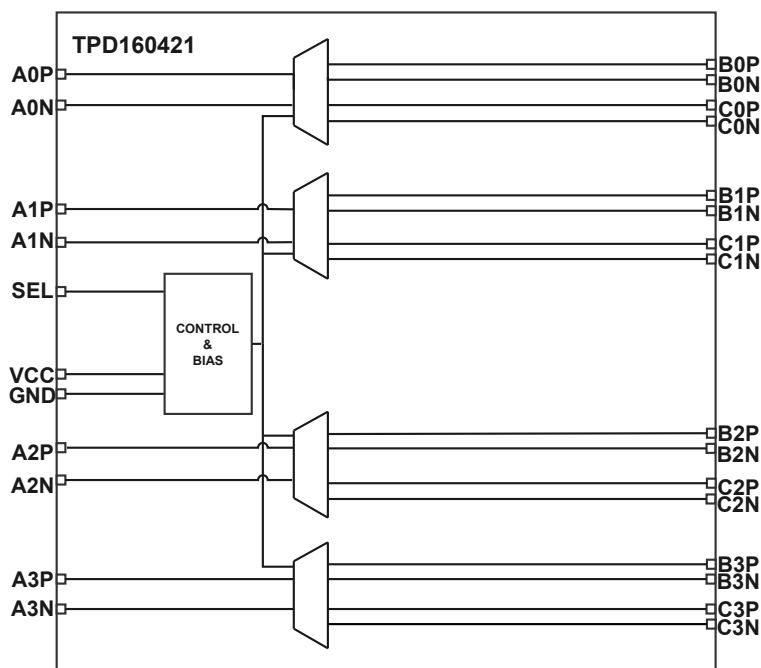


图 1-1 TPD160421 系统框图

2. TPD160421 典型应用

TPD160421 为纯无源 2:1 多路选择器,内部不含均衡器、预加重等任何信号调理电路。

该器件可适配各类高速数据信号,差分信号摆幅需控制在 1.8 Vpp 以内。为保证导通电阻 R_{on} 维持在较低水平(如小于 $10\ \Omega$),共模电压应不超过 2.5 V。TPD160421 适用于以下应用场景:USB 3.1 USB 2.0、USB Type-C、PCIe 1.0/2.0/3.0、DisplayPort 1.2、MIPI DSI、MIPI CSI-2、LVDS 等。

多路选择/信号分离(MUX/DEMUX)通道由 SEL 引脚控制:SEL 为低电平时,多路选择器切换至 B 端口;SEL 为高电平时,多路选择器切换至 C 端口。

高速多路开关典型应用需配置交流耦合电容,用以规避 A 端口与 B/C 端口之间共模电压不匹配的问题。交流耦合电容可采用三种布局方案:

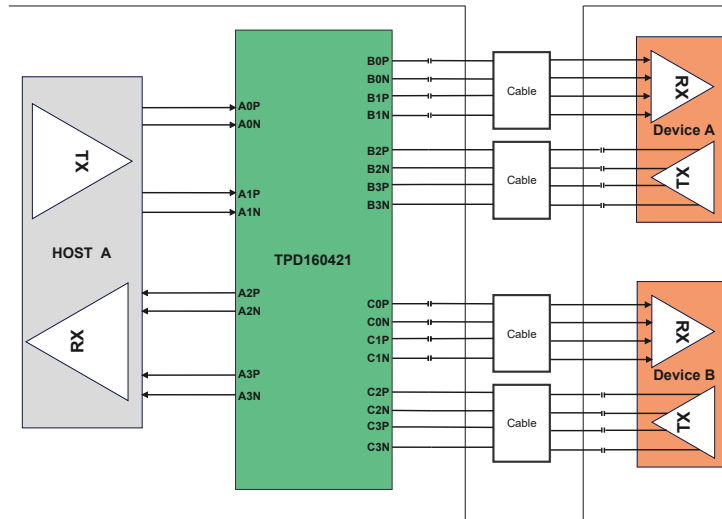


图 2-1 方案一:交流耦合电容布置在发送端链路的连接器侧

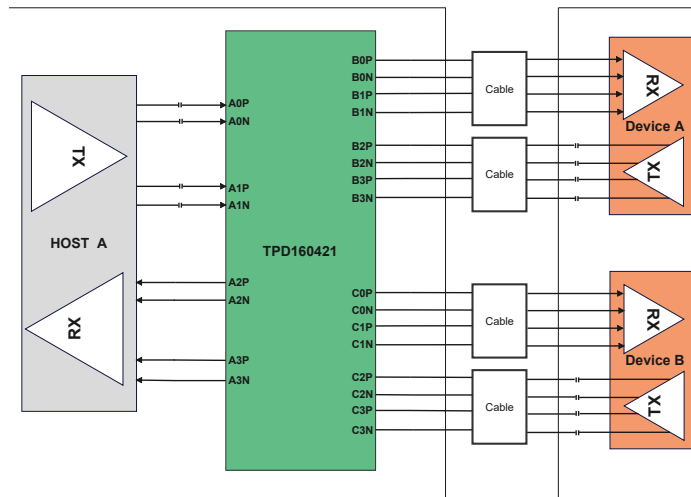


图 2-2 方案二:交流耦合电容靠近主机发送端(HOST TX)放置

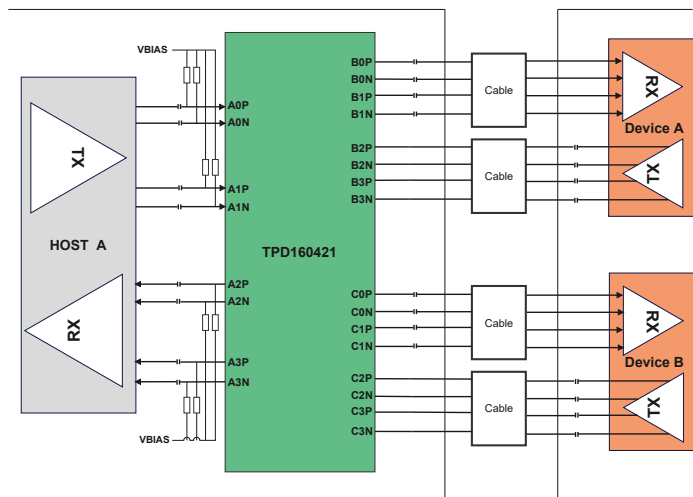


图 2-3 方案三:两端均配置交流耦合电容并提供合适的偏置电路

2.1 USB 数据传输与 Type-c 正反插识别应用

TPD160421 原生兼容 USB 3.0 传输协议,可适配平板电脑、笔记本电脑、路由器、移动硬盘、高端一体机打印机、工业嵌入式设备等多类终端设备扩展和信号传输,满足各类场号链路切换需求。

TPD160421 同样支持移动终端的 Type-C 接口应用场景,SOC 借助 CC 引脚输出信号控制 SEL 引脚使能,完成高速通道切换,适配接口正反插场景,典型应用中,该器件可用于 USB Type-C 的下行端口(DFP)、上行端口(UFP)以及双角色端口(DRP)。

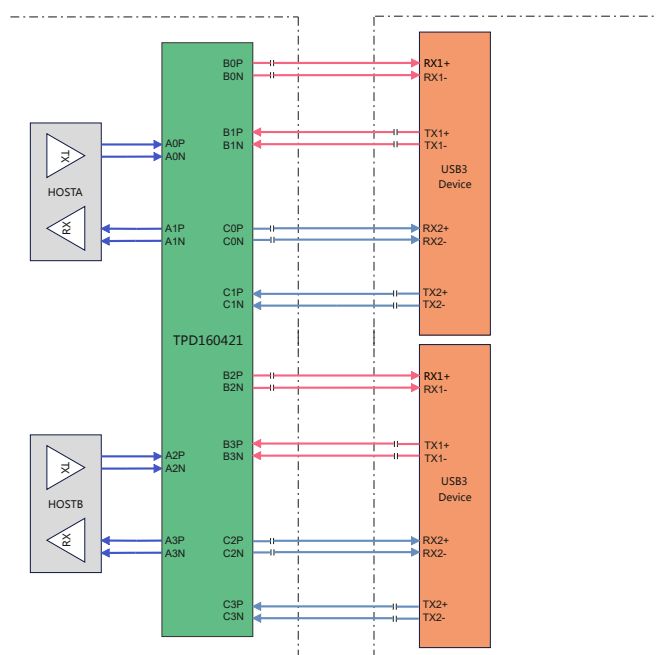


图 2-4 USB 应用示意图

注意： 电容的布局方式,取决于共模电压由主机端还是设备端提供。

2.2 MIPI 多摄系统及高速数据通路

TPD160421 内置两路独立差分信号通道,可稳定承载 MIPI 信号传输与链路切换。可应用于入门级平板电脑、智能穿戴终端、标清工业相机、工业手持终端等产品,实现显示链路多路复用与信号灵活切换。下图为其典型应用:

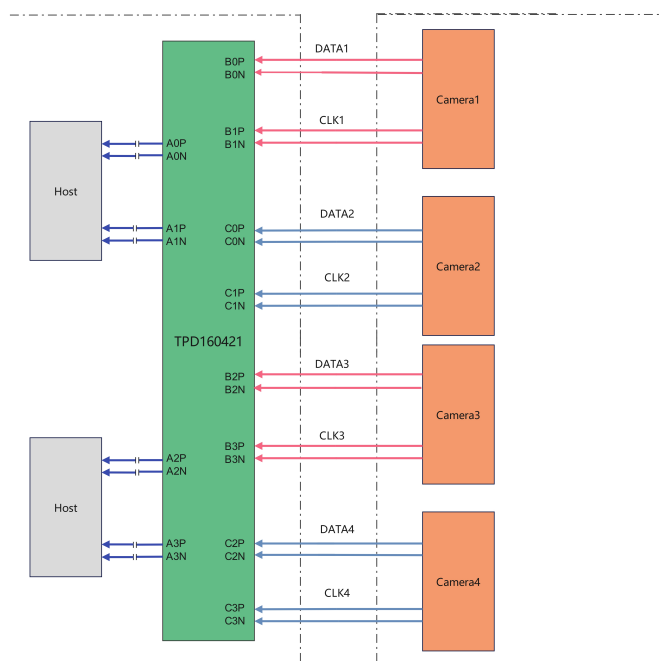


图 2-5 MIPI 多摄系统应用示意图

2.3 DP 显示接口扩展

可通过单颗 TPD160421 稳定实现 DP 高清信号传输,可满足笔记本、平板设备的 4K 视频投屏与外接显示扩展需求,适配车载中控屏、仪表屏、后排娱乐屏等车载显示场景;同时可延伸至工业与医疗领域,满足工业一体机双屏切换、医疗便携显示终端、工业嵌入式高清显示设备、医疗检测仪器屏幕等设备的高清显示链路切换需求,下图为其典型应用框图:

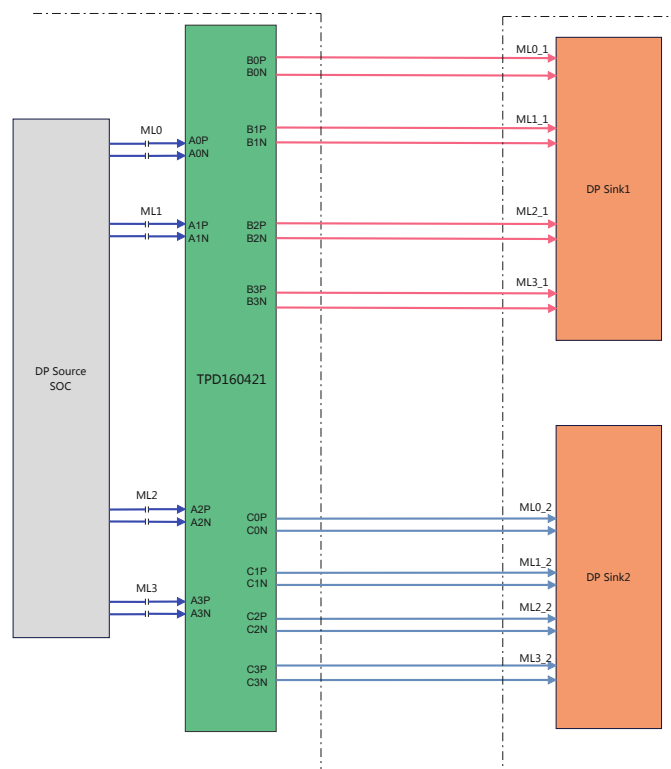


图 2-6 DP 接口扩展应用示意图

2.4 PCIe 卡槽多路复用

可通过四颗 TPD160421 组合拓展多路差分通道,满足高速 PCIe 信号的传输与链路切换需求,实现 PCIe 接口插槽扩容扩展。该方案可广泛适配服务器背板插槽多路信号切换、消费级主板 PCIe 卡槽复用拓展、车载外设网卡及车载激光雷达高速链路切换等场景,同时可覆盖工业工控机显卡、数据采集卡的通道切换与硬件外设分时复用,适配高端算力设备、工业控制终端等多类高速互联应用,示意如下:

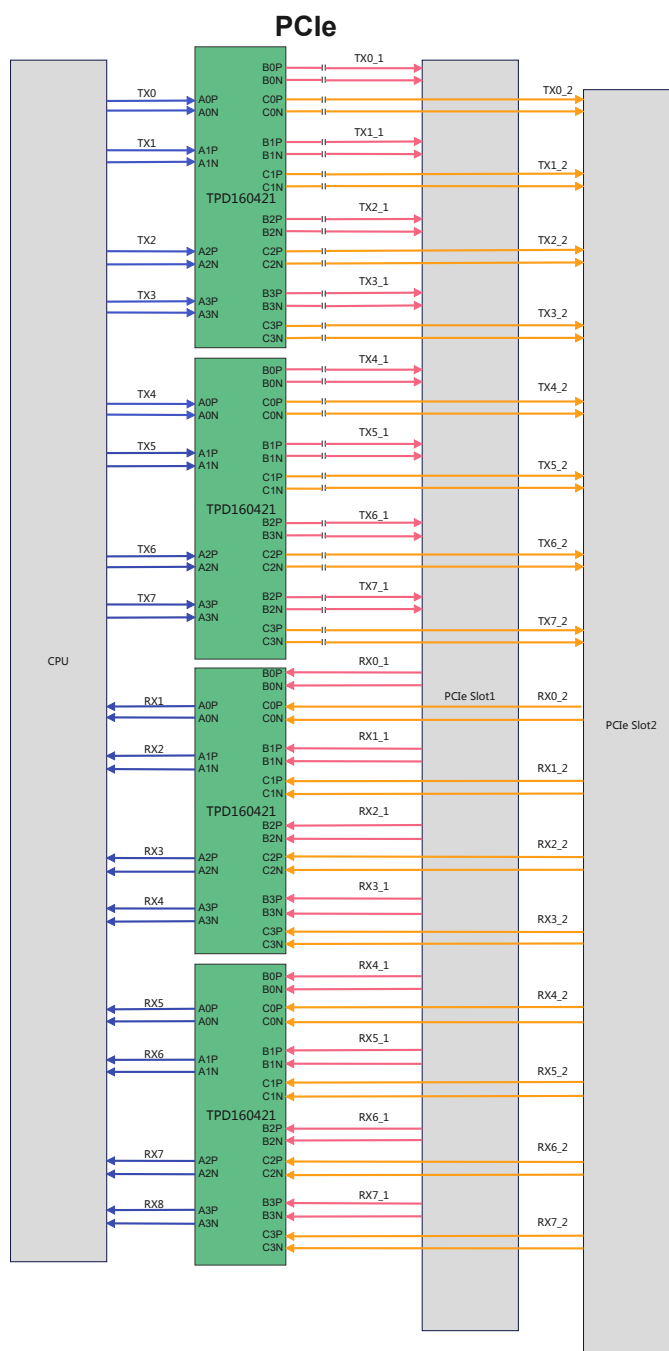


图 2-7 PCIe 卡槽复用应用示意图

3. TPD160421 原理图设计

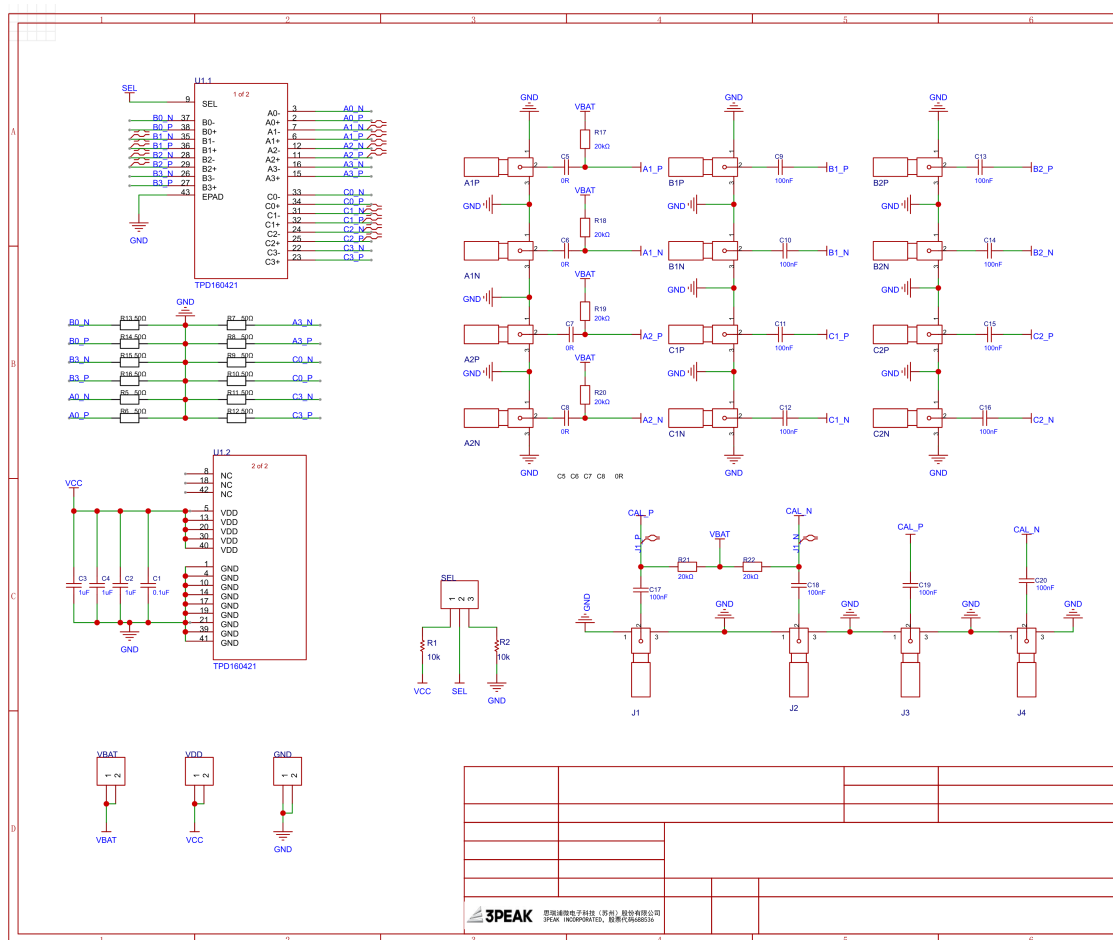


图 3-1 TPD160421 参考原理图

3.1 BOM 清单

EVM 板参考 BOM 如下:

序号	位号	类型	值	封装	型号	备注
1	U1	Chip	TPD160421	QFN3.5*9-42	TPD160421	
2	A1N,A1P,A2N,A2P,B1N,B1P,B2N,B2P,C1N,C1P,C2N,C2P,J1,J2,J3,J4	Connector	0~26.6Ghz	SMA	SMA-KFD216-4	
3	C1	Capacitor	0.1uF	C0402	CL05B104KB54P NC	
4	C2,C3,C4	Capacitor	1uF	C0402	CL05A105KA5N QNC	
5	VDD, GND,VBAT	Connector	2.54mm1*2P	HDR1X2	HDR1X2	

序号	位号	类型	值	封装	型号	备注
6	SEL	Connector	3pin 排针	Header 1x3	HX PZ2.54-1X3PZZ	
7	C9,C10,C11,C12,C13,C14,C15,C16, C17,C18,C19,C20	Capacitor	100nF	C0201	CL03A104KO3N NNC	
8	R1,R2	Resistor	10kohm	R0603	FRC0603F1002T S	
9	R17,R18,R19,R20,R21,R22	Resistor	20kohm	R0201	CRCW020120K0 FKED	
10	C5,C6,C7,C8	Resistor	0ohm	R0201	RC0201FR-070R L	

4. TPD160421 PCB 参考设计

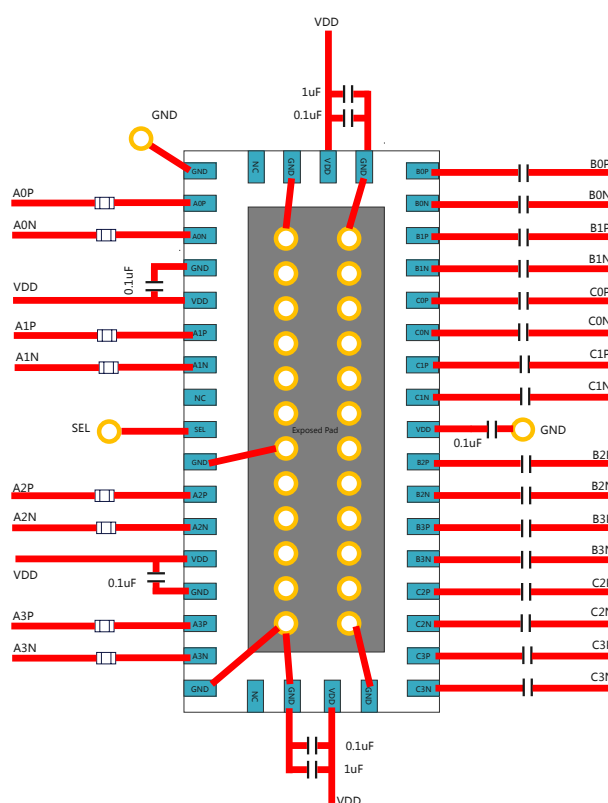


图 4-1 TPD160421 layout 参考设计

4.1 PCB 设计注意事项

- 尽可能靠近 VCC 端放置 0.1uF 和 1uF 并联 bypass 电容。
- 每对差分线(如 A0P/A0N、B0P/B0N)长度误差需 $\leq 5\text{mil}$,各差分通道(A/B/C)间长度误差 $\leq 20\text{mil}$,保证多通道时序一致;差分对等宽、等距、平行,走线转弯处严禁 90° ,建议采用圆弧走线;过孔数量/位置需严格对称,过孔做反焊盘,降低寄生电容。
- 确保地平面完整,差分线下方无分割、开槽,提供连续回流路径;严禁跨电源/地分割,防止阻抗不连续。
- 差分信号线与其他控制线间距建议 ≥ 3 倍线宽,防止干扰。
- 根据实际应用条件,严格控制特征阻抗 $90/100\Omega(\pm 10\%)$,保证阻抗连续。
- 高速通路上可预留 0201 电阻/电容位置,便于后续调试。

5. Q&A

1.在 TPD160421 的应用设计上,对输入输出的信号线长度有要求吗?

TPD160421 作为纯模拟开关器件,核心功能是为信号提供可靠通路,其本身的器件特性对信号线长度等布线参数无硬性设计要求,相关布线规格的确定主要依托客户的实际应用场景与系统需求而定。

2.TPD160421 是否支持 3.3V 的单端信号?

TPD160421 可兼容 3.3V 单端低速信号,该工况未纳入器件标称电气指标,实测 100MHz 及以下速率信号可稳定传输,高速传输性能有所劣化。

3.TPD160421 是否支持在无共模电压或者 0 共模电压情况下使用?

当开关端口未配置外部共模偏置电路时,总线共模电位仅由器件内部 ESD 防护单元反向漏电流与 ESD 等效漏阻形成的微小压降建立,但硬件板卡可能存在 PCB 走线绝缘微漏电、无源器件微漏等非理想因素,极易导致差分正负两路总线的共模电位出现差值,形成差分共模失配,恶化差分信号共模抑制能力,引入额外抖动、电磁辐射与误码风险。另外当总线共模电压稳定在 0V 附近时,差分信号高低摆幅全部围绕地电位波动,信号负向摆幅会直接进入负压区间,开关导通电阻 R_{on} 呈现非线性波动,非线性 R_{on} 会造成差分两路阻抗不匹配,且信号负压摆幅会让 ESD 负向二极管进入微导通/半导通状态,半导通 ESD 会持续抽取差分总线静态电流,进一步拉大差分两路漏电流差异,加剧前文所述共模电位失配。

故 TPD160421 信号通道理论可在端口自然趋近 0V 共模电位下临时上电调试,量产高速差分传输场景,必须增加差分共模外部偏置网络,将总线静态共模电位抬升至器件推荐工作共模区间,消除负压摆幅、抑制差分共模失配。

6. 修订记录

日期	版本	注释
2026.06.10	Rev.A.0	初版发布

7. 声明与提示

著作权© 思瑞浦 2012-2026，版权所有。

商标。本文档/材料所包含的任何思瑞浦和 3PEAK 的商号、商标、图形标志和域名，均为思瑞浦所有。未经思瑞浦事先书面许可，不得以任何形式将其复制、修改、出版、传输或发布。

性能信息。本文档/材料中所包含的产品性能测试指标和额定值测量为特定环境下的设计仿真值或实际测试值。任何测试环境或仿真环境的不同，包括但不限于测试方法、测试流程、测试温度等的不同，都可能影响产品的实际性能。

免责声明。思瑞浦“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。除非另有书面说明，否则，思瑞浦提供的产品并非设计用于任何危及生命的场景，包括关键医疗应用、汽车安全关键系统、航空、航天或任何故障可能导致人身伤害、生命丧失或重大财产损失的情形。思瑞浦不对任何此类未经授权的使用承担任何责任。